

09/601192

PCT/JP99/06704

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT

30.11.99

EN

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1998年11月30日

出 願 番 号

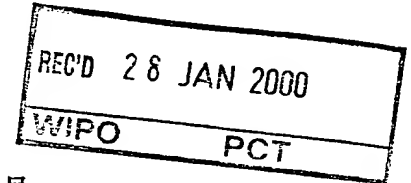
Application Number:

平成10年特許願第340599号

出 願 人

Applicant (s):

エイマル シラジ



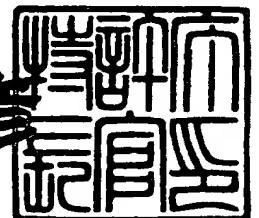
PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年 1月 7日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特平11-3091521

【書類名】 特許願

【整理番号】 10-08

【提出日】 平成10年11月30日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 7/00

【発明の名称】 通信システム

【請求項の数】 7

【発明者】

 【住所又は居所】 東京都目黒区八雲2-11-19-202

 【氏名】 エイマル シラジ

【特許出願人】

 【住所又は居所】 東京都目黒区八雲2-11-19-202

 【氏名又は名称】 エイマル シラジ

【代理人】

 【識別番号】 100071054

 【弁理士】

 【氏名又は名称】 木村 高久

 【電話番号】 03-3552-0221

【手数料の表示】

 【予納台帳番号】 006460

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 通信システム

【特許請求の範囲】

【請求項 1】 所定の制御装置と、1以上の通信端末と、前記所定の制御装置と前記1以上の通信端末とを接続し、少なくとも前記所定の制御装置からの制御情報をもとに前記1以上の通信端末に対する通信制御を行う1以上の通信プロトコルモジュールをもつ通信装置とを有する通信システムにおいて、

前記通信装置は、

前記所定の制御装置から送信される前記制御情報を順次、一次格納するメモリと、

前記メモリに一次格納された制御情報を順次獲得して前記1以上の通信プロトコルモジュールに放送する制御情報獲得手段と、

前記1以上の通信プロトコルモジュール毎に対応して各1以上の通信プロトコルモジュールの入力側前段に設けられ、前記制御情報獲得手段によって放送された制御情報が、各1以上の通信プロトコルモジュールが処理すべき制御情報であるか否かをそれぞれ検出する1以上の検出手段と

を具備し、

各1以上の通信プロトコルモジュールは、対応する各1以上の検出手段が自通信プロトコルモジュールが処理すべき制御情報である場合に当該制御情報に対する処理を実行することを特徴とする通信システム。

【請求項 2】 前記制御情報獲得手段と各1以上の通信プロトコルモジュールに対する各1以上の検出手段とはバスで接続されることを特徴とする請求項1に記載の通信システム。

【請求項 3】 前記1以上の通信プロトコルモジュールは、前記制御情報の処理カテゴリー毎に構成されることを特徴とする請求項1または2に記載の通信システム。

【請求項 4】 前記メモリは、

前記制御装置側から前記1以上のプロトコルモジュール側への制御情報を一時格納するコントロール空間と、

前記 1 以上のプロトコルモジュール側から前記制御装置側へのステータス情報を一時格納するステータス空間と

を具備し、

前記制御装置は、前記メモリのコントロール空間に制御情報を書き込み、前記メモリのステータス空間からステータス情報を読み込むことを特徴とする請求項 1～3 のうちのいずれか 1 項に記載の通信システム。

【請求項 5】 前記コントロール空間に書き込まれる制御情報は、コマンド番号とコマンドデータとからなり、

前記制御装置は、少なくとも前記コマンド番号と前記コマンドデータとを対にして順次前記メモリに一時格納することを特徴とする請求項 4 に記載の通信システム。

【請求項 6】 前記コントロール空間は、所定の情報単位で構成される前記コマンド番号と前記コマンドデータの対から構成されるコマンド空間と、コマンドデータが前記所定の情報単位のデータ量を超える場合に該コマンドデータが一時格納されるデータ空間とを有し、

前記制御装置は、

前記コマンドデータが前記所定の情報単位のデータ量を超える場合、コマンド番号と対となるコマンドデータに代えてコマンドデータの内容を一時格納する前記データ空間内のアドレスに対応する情報を記述するとともに、該データ空間内に格納されるコマンドデータの先頭に該コマンドデータの内容が一時格納される前記所定の情報単位から構成されるデータ長に対応する情報を記述する

ことを特徴とする請求項 5 に記載の通信システム。

【請求項 7】 前記所定の情報単位で記述される前記アドレスに対応する情報あるいは前記データ長に対応する情報の各情報は、所定量シフトされた仮想アドレスあるいは仮想データ長であり、

前記制御装置は、

前記仮想アドレスあるいは仮想データ長を所定量逆シフトしたアドレスあるいはデータ長として処理することを特徴とする請求項 6 に記載の通信システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、所定の制御装置と、1以上の通信端末と、前記所定の制御装置と前記1以上の通信端末とを接続し、少なくとも前記所定の制御装置からの制御情報をもとに前記1以上の通信端末に対する通信制御を行う1以上の通信プロトコルモジュールをもつ通信装置とを有する通信システムに関し、特に通信プロトコルの変更に伴う通信装置の設計変更にかかる時間および労力を格段に軽減することができる通信システムに関する。

【0002】

【従来の技術】

従来から、所定の制御装置と1以上の通信端末とを接続し、該所定の制御装置の制御情報をもとに前記1以上の通信端末に対する通信制御を行う通信装置を有した通信システムがある。

【0003】

例えば、図9は通信装置を含む通信システムの構成を示している。通信システム100内の通信装置101は、ユーザ制御装置102、通信ネットワーク103、電話等のオーディオ処理装置104、ルータ等のデータ処理装置105、及びビデオ処理装置106を、それぞれユーザインターフェース部102a、光通信インターフェース部103a、オーディオインターフェース部104a、データインターフェース部105a、及びビデオインターフェース部106aを介して接続する。光通信インターフェース部103aと通信ネットワーク103との間は光ファイバLLで接続され、高速通信を実現している。オーディオインターフェース部104aのポート104pとオーディオ処理装置104との間は2ワイヤの電話線で接続され、音声情報の送受信が実現される。データインターフェース部105aのポート105pとLANルータ等のデータ処理装置105との間は例えば10BASE規格(IEEE 802.3)のツイストペア線(UTP-5)で接続され、データ送受信が実現される。ビデオインターフェース部106aのポート106pとビデオ処理装置106との間は同軸ケーブルで接続され

、画像情報の送受信が実現される。また、ユーザ制御装置102とユーザインターフェース部102aとの間は、ユーザインターフェース部102aに対応したケーブル、例えばRS232Cインターフェースケーブル等のシリアル転送ケーブルで接続され、ユーザ制御装置102からの制御情報が通信装置101に入力される。

【0004】

通信装置101は、通信プロトコルエンジン107を有し、この通信プロトコルエンジン107は、主として音声、データ、画像等の情報を通信ネットワーク103側に対して多重化し、逆に多重分離するための通信プロトコルを有する。この通信プロトコルの内容を具体的に記述すると、まずアナログ電話信号をデジタル信号に変換し、あるいはデジタル信号をアナログ電話信号に変換する処理を行う。この変換処理には、例えばリング・インジケータ、受話器がはずれている場合の検知、ダイヤラ、音声／デジタル変換等の処理を含む。また、この通信プロトコルは、アナログ画像信号をデジタル画像信号に変換し、あるいはデジタル画像信号をアナログ画像信号に変換する処理を行う。さらに、オーディオ処理装置104、データ処理装置105、及びビデオ処理装置106から受信した情報を多重化して光ファイバLLに送出する。逆に、光ファイバLLから受信した情報を多重分離する。さらに、光ファイバLLを介して通信ネットワーク103に情報を送信し、光ファイバLLを介して通信ネットワーク103からの情報を受信する。

【0005】

ここで、ユーザ制御装置102は、ユーザインターフェース部102aを介して通信プロトコルエンジンに制御情報を送出し、通信ネットワーク103、オーディオ処理装置104、データ処理装置105、ビデオ処理装置106の間の通信制御を行うことができる。例えば、光通信インターフェース部103a、オーディオインターフェース部104a、データインターフェース部105a、ビデオインターフェース部106aの起動／停止、各インターフェース部104a～106aのループバック処理、光ファイバLLにおける音声、データ、画像の利用帯域幅の設定処理等の制御が可能である。

【0006】

具体的には、図10に示すようにユーザインターフェース部102a内のレジスタRRの内容と通信プロトコルエンジン107内の通信プロトコルモジュール107a~107dとが対応させられて構成される。すなわち、光通信インターフェース部103aの起動/停止を制御する制御情報FAは、ユーザ制御装置102側からみたアドレスBASE+0に対応するレジスタRR0に格納される。通信プロトコルモジュール107aは、常にレジスタRR0に格納された制御情報を読み出し、この読み出し結果をもとに光通信インターフェース103aの起動/停止を制御する。従って、レジスタRR0には、常に制御情報FAが格納され、ユーザ制御装置102は、レジスタRR0に対応するアドレスBASE+0を指定して制御情報FAを送信し、通信プロトコルモジュール107aは、レジスタRR0から制御情報FAを獲得することになる。同様に、各インターフェース部104a~106aの起動/停止の制御情報PAは、固定的にレジスタRR1に格納され、ユーザ制御装置102はこのレジスタRR1に対応するアドレスBASE+1を指定して制御情報PAを格納し、通信プロトコルモジュール107bはこの制御情報PAをレジスタRR1から取得して各インターフェース部104a~106aの起動/停止を制御する。さらに、各インターフェース部104a~106aのループバック処理の制御情報PL、音声帯域幅の制御情報AB、データ帯域幅の制御情報DB、及びビデオ帯域幅の制御情報VBもそれぞれレジスタRR2~RR5に固定的に格納され、ユーザ制御装置102はこれらレジスタRR2~RR5に対応したアドレスBASE+2~BASE+5をそれぞれ指定して各制御情報PL、AB、DB、VBを格納し、通信プロトコルモジュール107cはレジスタRR2から制御情報PLを取得してループバック処理の制御を行い、通信プロトコルモジュール107dはレジスタRR3~RR5から制御情報AB、DB、VBを取得して音声、データ、画像の利用帯域幅の設定処理の制御を行う。この通信プロトコルモジュール107dは3つのレジスタRR3~RR5に対応しているが、これは各レジスタRRの情報格納単位が固定であり、帯域幅の設定を1つのレジスタ内に格納しきれないからである。ただし、各レジスタRR3~RR5に格納される制御情報は固定である。

【0007】

【発明が解決しようとする課題】

ところで、上述した従来の通信システム100では、各制御情報が固定的なレジスタRRの領域に格納されるため、通信プロトコルに変更を加える場合、この変更に対する制御情報を格納するレジスタを確保しなければならず、このレジスタの追加に伴って既に設定されている制御情報を格納するレジスタの位置を変更しなければならない場合が生ずる。

【0008】

また、この既存レジスタの位置が変更されると、ユーザ制御装置102が送信する各制御情報のレジスタの位置を指定するアドレスも変更しなければならず、ユーザ制御装置102側において制御情報のアドレス変更をしなければならないという煩雑な処理が強要されるという問題点があった。

【0009】

この場合、さらに通信プロトコルの実現(図10)においても制御情報を獲得するレジスタの位置が変更されるため、既存の通信プロトコルの実現に対してレジスタの位置の修正処理を行わなければならない。特に、通信プロトコルが複雑な場合には、その修正にかかる時間が膨大であるとともに、レジスタの位置の対応関係を整理することは容易でないことからデバックに多大な時間と労力を必要とし、本来の通信プロトコルの実現にかかる時間と労力を犠牲にしなければならないという問題点があった。

【0010】

例えば、図11は、図10の通信装置の構成に2つの通信機能(107e, 107fで実現)を追加した場合の通信装置の主要構成を示す。図11において、追加されるブロック107eは、音声コード化アルゴリズムの選択処理を行うブロックであり、このための制御情報は制御情報ACである。また、ブロック107fはデータ圧縮処理を行うブロックであり、このための制御情報は制御情報DMである。この場合、音声コード化アルゴリズムの選択処理は音声情報を対象とするため、制御情報ACはレジスタ配置上、音声帯域幅を設定する制御情報ABの近傍におき、データ圧縮処理はデータを対象とするため、制御情報DMはレジ

スタ配置上、データ帯域幅を設定する制御情報DBの近傍におく。従って、制御情報ACはレジスタRR4に、制御情報DMはレジスタRR6に挿入配置される。この結果、レジスタRR4に配置されていた制御情報DBはレジスタRR5に配置変更され、レジスタRR5に配置されていた制御情報VBはレジスタRR7に配置変更されることになる。このため、ユーザ制御装置102側においても、レジスタの変更に伴ってアドレスの変更を行わなければならない。さらに、既に設定されているブロック107a~107dのうちのブロック107dは、レジスタRR4をレジスタRR5に、レジスタRR5をレジスタRR7に変更する修正を行わなければならない。従って、通信プロトコルの変更によって、レジスタ配置の変更、ユーザ制御装置102のアドレス変更、他の実現ブロックとレジスタの間のルーティングの変更という大きな修正が伴うこととなる。

【0011】

さらに、通信プロトコルの変更の際に、実現ブロックとレジスタの間を誤ってルーティングし、実現ブロックが無関係な制御情報を獲得して誤動作を生じさせて障害が発生するという問題が起こりやすかった。

【0012】

一方、近年の急速な技術進歩のため、通信装置の開発サイクルは短縮し、設計変更サイクルも短縮化しており、設計変更にかかる時間と労力の軽減が要求され続けている。

【0013】

そこで、本発明はかかる問題点を除去し、新たな通信プロトコルの追加／削除等の設計変更にかかる時間の短縮と労力の削減を達成でき、誤動作を確実になくすとともに柔軟性のある通信装置を有する通信システムを提供することを目的とする。

【0014】

【課題を解決するための手段】

第1の発明は、所定の制御装置と、1以上の通信端末と、前記所定の制御装置と前記1以上の通信端末とを接続し、少なくとも前記所定の制御装置からの制御情報をもとに前記1以上の通信端末に対する通信制御を行う1以上の通信プロト

コルモジュールをもつ通信装置とを有する通信システムにおいて、前記通信装置は、前記所定の制御装置から送信される前記制御情報を順次、一次格納するメモリと、前記メモリに一次格納された制御情報を順次獲得して前記1以上の通信プロトコルモジュールに放送する制御情報獲得手段と、前記1以上の通信プロトコルモジュール毎に対応して各1以上の通信プロトコルモジュールの入力側前段に設けられ、前記制御情報獲得手段によって放送された制御情報が、各1以上の通信プロトコルモジュールが処理すべき制御情報であるか否かをそれぞれ検出する1以上の検出手段とを具備し、各1以上の通信プロトコルモジュールは、対応する各1以上の検出手段が自通信プロトコルモジュールが処理すべき制御情報である場合に当該制御情報に対する処理を実行することを特徴とする。

【0015】

第1の発明では、制御情報のメモリへの格納位置が固定的でなく、制御情報獲得手段が該メモリ内の制御情報を読み込んで各検出手段に放送し、各検出手段が自検出手段に対応する自通信プロトコルモジュールによって処理すべき制御情報であると検出した場合にのみ、各通信プロトコルモジュールに必要な情報を各通信プロトコルモジュールにそれぞれ送出し、これによって各通信プロトコルモジュールが処理を実行するようにしているので、通信装置の設計変更は、通信プロトコルモジュールの追加、削除を行うのみで実現することができる。

【0016】

また、通信装置の設計変更を通信プロトコルモジュールの追加、削除のみで実現することができるので、設計変更にかかる時間と労力を格段に短縮、軽減することができる。

【0017】

さらに、制御装置側は制御情報のアドレスを、通信装置側のメモリ配置に対応させる必要もないので、通信プロトコル変更のためのプロトコル実現設計変更のために制御装置側の設計変更を行う必要がない。

【0018】

また、各通信プロトコルモジュールは、メモリ空間に関係なく通信プロトコル処理を行う設計がなされているので、通信プロトコルモジュールの追加、削除に

伴うアドレス変更等の通信プロトコルモジュール自体の設計変更を必要としない。

【0019】

第2の発明は、第1の発明において、前記制御情報獲得手段と各1以上の通信プロトコルモジュールに対する各1以上の検出手段とはバスで接続されることを特徴とする。

【0020】

第2の発明では、具体的にバスを経由して制御情報獲得手段から制御情報が放送され、各通信プロトコルモジュールの前段に配置された各1以上の検出手段が、各検出手段に対応する各通信プロトコルモジュールへの制御情報のみを検出するようにしているので、各通信プロトコルモジュールに誤った制御情報が入力されることはなく、誤動作や故障を未然に防止することができる。

【0021】

第3の発明は、第1または第2の発明において、前記1以上の通信プロトコルモジュールは、前記制御情報の処理カテゴリー毎に構成されることを特徴とする。

【0022】

第3の発明では、制御情報と1以上の通信プロトコルモジュールとを対応づけているので、新たな通信プロトコル処理を追加あるいは削除する場合、対応する通信プロトコルモジュールを追加、削除するのみで通信装置の設計変更をすることができる。

【0023】

第4の発明は、第1から第3の発明において、前記メモリは、前記制御装置側から前記1以上のプロトコルモジュール側への制御情報を一時格納するコントロール空間と、前記1以上のプロトコルモジュール側から前記制御装置側へのステータス情報を一時格納するステータス空間とを具備し、前記制御装置は、前記メモリのコントロール空間に制御情報を書き込み、前記メモリのステータス空間からステータス情報を読み込むことを特徴とする。

【0024】

第4の発明では、メモリを介して制御情報を送出し、ステータス情報を受け取ることができるという双方向通信が実現できるので、制御装置による通信装置に対する処理の操作性を向上することができる。

【0025】

第5の発明は、第4の発明において、前記コントロール空間に書き込まれる制御情報は、コマンド番号とコマンドデータとからなり、前記制御装置は、少なくとも前記コマンド番号と前記コマンドデータとを対にして順次前記メモリに一時格納することを特徴とする。

【0026】

第5の発明では、コマンド番号とコマンドデータとに分離してメモリに格納するようにしたので、各検出手段は、このコマンド番号をもとに制御情報が自通信プロトコルモジュールに関するものであるか否かを迅速に判断することができる。

【0027】

第6の発明は、第5の発明において、前記コントロール空間は、所定の情報単位で構成される前記コマンド番号と前記コマンドデータの対から構成されるコマンド空間と、コマンドデータが前記所定の情報単位のデータ量を超える場合に該コマンドデータが一時格納されるデータ空間とを有し、前記制御装置は、前記コマンドデータが前記所定の情報単位のデータ量を超える場合、コマンド番号と対となるコマンドデータに代えてコマンドデータの内容を一時格納する前記データ空間内のアドレスに対応する情報を記述するとともに、該データ空間内に格納されるコマンドデータの先頭に該コマンドデータの内容が一時格納される前記所定の情報単位から構成されるデータ長に対応する情報を記述することを特徴とする。

【0028】

第6の発明では、原則として所定の情報単位のコマンド番号とコマンドデータとからなる対でメモリに格納されるため、制御情報の検索を迅速に行うことができる。

【0029】

第7の発明は、第6の発明において、前記所定の情報単位で記述される前記アドレスに対応する情報あるいは前記データ長に対応する情報の各情報は、所定量シフトされた仮想アドレスあるいは仮想データ長であり、前記制御装置は、前記仮想アドレスあるいは仮想データ長を所定量逆シフトしたアドレスあるいはデータ長として処理することを特徴とする。

【0030】

第7の発明では、仮想アドレスあるいは仮想データ長を用いるので、所定の情報単位であっても大きな値をもつアドレスあるいは大きなデータ長を取り扱うことができ、柔軟性のあるシステムを構築することができるとともに、所定の情報単位を維持することができるので迅速な制御情報の読み出しを可能とする。

【0031】

【発明の実施の形態】

以下、図面を参照して本発明の好適な実施形態について説明する。

図1は、本発明の一実施形態に係わる通信システムの概要構成を示すブロック図である。図1において、制御装置2は通信装置1に接続され、この通信装置1を介して該通信装置1に接続される複数の通信端末3-1～3-nを制御する。なお、通信端末3-1～3-nと通信装置1との接続が通信ネットワークとなる。

【0032】

通信装置1は、大きく制御装置インターフェース部4、通信プロトコルエンジン5、および通信ネットワークインターフェース部6-1～6-nから構成される。

【0033】

制御装置インターフェース部4は、メモリ7とコマンド獲得部8と複数の検出部9-1～9-mを有する。制御装置2は、メモリ7に制御装置7からの制御情報を書き込み、メモリ7からステータス情報を読み込む。メモリ7には、この制御情報を格納するコントロール空間Eaとステータス情報を格納するステータス空間Ebとが論理的に混在する形となる。また、コントロール空間Eaは、コマ

ンド空間 E 1 とデータ空間 E 2 との 2 つの領域を有する。コマンド空間 E 1 は、コマンド番号とコマンドデータとが対となって構成され、制御装置 2 からのアクセスに従ってこの対が順次格納される。コマンドデータがメモリ 7 の幅の中では表現できない場合、このコマンドデータには、メモリ 7 の幅の中では表現できなかったコマンドデータを格納するデータ空間 E 2 のデータアドレス用の情報が格納され、ポインタとしての機能を発揮する。すなわち、コマンドデータがメモリ 7 の幅を超える情報である場合にのみ、データ空間 E 2 が用いられることになる。ステータス空間 E b の構成は、固定的で各コマンドの実行結果を通信プロトコルから制御装置に知らせる空間である。なお、メモリ 7 の詳細構成については後述する。

【0034】

コマンド獲得部 8 と複数の検出部 9-1 ~ 9-m とはバックエンドバス 12 によって接続される。各検出部 9-1 ~ 9-m は、通信プロトコルエンジン 5 内に設けられた、各コマンドに対応した通信処理を行う複数の通信プロトコルモジュール 10-1 ~ 10-m にそれぞれ対応して設けられ、各検出部 9-1 ~ 9-m と各通信プロトコルモジュールとはそれぞれ各個に接続される。

【0035】

コマンド獲得部 8 は、メモリ 7 に一時格納されている制御情報を自動的に取り出し、この取り出した制御情報をバックエンドバス 12 を介して各検出部 9-1 ~ 9-m に放送する。各検出部 9-1 ~ 9-m は、バックエンドバス 12 を介して放送される制御情報を受信してコマンド番号をデコードし、デコード結果が自検出部に対応する自通信プロトコルモジュールに対するものであるか否かを検出し、この制御情報が自検出部に対応する自通信プロトコルモジュールに対するものである場合のみ、自通信プロトコルモジュールに制御情報を送出する。また、各検出部 9-1 ~ 9-m は、デコード結果が自検出部に対応する自通信プロトコルモジュールに対するものでないと認識した場合にはこの制御情報を無視する。

【0036】

通信プロトコルエンジン 5 は、複数の通信プロトコルモジュール 10-1 ~ 1

0-mと、これを管理する通信プロトコル管理部11とを有する。上述したように、各通信プロトコルモジュール10-1~10-mは、コマンド番号に対応したコマンド処理を行うものである。このため、各通信プロトコルモジュール10-1~10-mは、必ずしも通信端末3-1~3-nにそれぞれ対応した処理を行うものではない。各通信プロトコルモジュール10-1~10-mは、自通信プロトコルモジュールに対応して接続された検出部9-1~9-mから、制御情報あるいは自通信プロトコルモジュールの処理に必要な情報、例えばコマンドデータを受け付けて、所定の通信プロトコル処理を実行する。従って、各通信プロトコルモジュール10-1~10-mは、自通信プロトコルモジュールに対応する制御情報が格納されるメモリ中の位置とは無関係に、通信プロトコル処理を記述することができる。通信プロトコル管理部11は、この通信プロトコル処理結果によって、バス13を介し、通信ネットワークインターフェース部6-1~6-nとそれぞれに対応する通信端末3-1~3-nとの間の接続媒体に流れるデータの管理と処理をする。

【0037】

このようにして、図1に示す通信装置1では、メモリ7に格納される制御情報の格納位置が固定的でなく、制御装置2から送信された順序で順次格納されるため、例えば新たな通信端末3-(n+1)を通信装置1に接続して新たな通信制御処理が必要となった場合、新たな通信ネットワークインターフェース部6-(n+1)および新たな制御情報に対応する新たな通信プロトコルモジュール10-(m+1)と検出部9-(m+1)を追加するのみで、該新たな制御情報のメモリ上の位置を気にすることなく、該通信端末3-(n+1)の制御を行うことができる。一方、制御装置2は、単に新たな制御情報を通信装置1に送出するのみでよく、新たな制御情報の追加に伴うメモリ位置の変更等による他の制御情報のアドレス変更を行う必要がない。

【0038】

また、通信プロトコルモジュール10-(m+1)には、新たな制御情報が格納されるメモリ7の位置に関する記述が必要なく、他の通信プロトコルモジュール10-1~10-mはメモリ7の位置に関する記述がはじめからないため、こ

の新たな通信プロトコルモジュール 10-(m+1) の追加によるメモリ位置の修正を行う必要がない。

【0039】

さらに、通信端末 3-(n+1) を追加せず、既存の通信端末 3-1~3-n に対する新たな制御情報、いわばコマンドを追加する場合も、同様である。この場合、コマンドに対応した検出部 9-(m+1) とこのコマンド処理を行う通信プロトコルモジュール 10-(m+1) を追加するのみでよい。

【0040】

次に、図 2~図 4 を参照してメモリ 7 に格納されるデータ構成について説明する。

【0041】

図 2 は、制御装置 2 のアドレス空間 E0 とメモリ 7 のメモリ空間 E との関係を示す図である。図 2 において、制御装置 2 が送出する制御情報およびステータス情報のアドレス BASE+0~BASE+n は制御装置 2 のアドレス空間 E0 を任意に用いることができる。上述したように、制御情報は制御装置 2 によってコントロール空間 Ea に書き込まれ、ステータス情報は制御装置 2 によってステータス空間 Eb から読み込まれるが、このコントロール空間 Ea およびステータス空間 Eb は、メモリ空間 E を論理的に区分したものであり、混在して存在することが可能である。すなわち、制御装置 2 側は任意のアドレス空間 E0 に対応したメモリ空間 E としてメモリ 7 をアクセスすることができる。

【0042】

図 3 は、コントロール空間 Ea を構成するコマンド空間 E1 とデータ空間 E2 を示す図である。図 3 において、コントロール空間 Ea は、コマンド空間 E1 とデータ空間 E2 から構成されるが、コマンドに対するデータがメモリ 7 の幅以下である場合、データ空間 E2 は用いられず、コマンド空間 E1 を構成するデータバイト DB が用いられる。

【0043】

図 4 に示すように、コマンド空間 E1 は、メモリ 7 の幅のコマンドバイト CB とメモリ 7 の幅のデータバイト DB との対が連続的に記述される空間である。換

言すれば、コマンド空間E1は、コマンドバイトCBとデータバイトDBとが交替して出現する空間である。従って、制御情報は、少なくともメモリ7の幅のコマンドバイトCBとメモリ7の幅のデータバイトDBとからなるメモリ7の幅の倍で構成される。例えば、コマンドバイトCB(1)とデータバイトDB(1)とからなる制御情報は、メモリ空間Eの#2, #3の2つのメモリ7の幅に書き込まれ、アドレス空間E0のBASE+2, BASE+3にそれぞれ対応している。

【0044】

メモリ7の幅がBバイトである場合、コマンドバイトCBの幅は、 $8 \times B$ バイト構成である。コマンドバイトCBのビット($8 \times B - 1$)は、次の制御情報が存在するか否かの情報であり、「1」の場合にはメモリ空間上で連続して次のバイトに制御情報が存在することを示し、「0」の場合には連続して次のバイトに制御情報が存在しないことを示し、一連の制御情報の最後の制御情報であることを意味する。ビット($8 \times B - 2$), ($8 \times B - 3$)は、コマンドタイプを示す情報であり、「00」の場合はコマンドタイプ0を示し、「01」の場合はコマンドタイプ1を示す。コマンドタイプ0は、コマンドデータがBバイト以下で示されることを示し、対となるデータバイトCBにはコマンドデータそのものが格納される。コマンドタイプ1は、コマンドデータがBバイトを超えるデータであることを示し、対となるデータバイトCBにはコマンドデータが格納されるデータ空間E2のアドレスが格納され、ポインタとしての機能をもつ。コマンドタイプ「10」あるいは「01」は予備であり、その後の拡張に備えている。ビット($8 \times B - 4$)~0は、コマンド番号そのものを示し、($8 \times B - 3$)ビットで示されるコマンド識別子としての機能をもつ。

【0045】

コマンドデータがBバイトを超える場合、例えばコマンドバイトCB(i)のコマンドデータが($2 \times B$)バイトである場合、データバイトDB(i)にはこの($2 \times B$)バイトのコマンドデータが格納されるデータ空間E2のアドレスがデータアドレスとしてBバイトで記述される。このアドレスは、データ空間E2内におけるコマンドデータのデータ長が格納されたアドレスを示す。データ空間

E2のコマンドデータは、その先頭バイトにコマンドデータのデータ長が格納される。例えば、Bが1でデータ長が2バイトである場合、データ長に「00000010」が格納される。

【0046】

ここで、データバイトDBが $(8 \times B)$ ビットで記述できない大きなアドレス値をもつ場合、制御装置2は予めアドレス値シフト量を設定しておき、この設定したアドレスシフト量によってシフトされることを勘案した仮想アドレスをデータバイトDBに格納することが必要である。このような仮想アドレスを用いることによって大きなアドレス値を指定することができる。例えば、Bが1で実アドレス値が9ビットで表現される場合、予め1ビット右シフトした仮想アドレスをデータバイトDBに格納し、データ空間の実アドレスを求める場合にこの仮想アドレスを1ビット左シフトするようにする。これにより、大きなアドレス値を扱うことができる。

【0047】

同様にして、データ空間E2内のデータ長も大きな値を仮想データ長を用いることによって実現することができる。例えば、Bが1でデータ長が9ビットで表現される場合、予め1ビット右シフトした仮想データ長をデータ長として格納し、データ長を求める時にこの仮想データ長を1ビット左シフトすることによって実データ長を求めることができる。これにより、大きなコマンドデータを格納することができる。

【0048】

但し、上述した仮想アドレスあるいは仮想データ長は、実アドレスあるいは実データ長を包含する値とすることが必要である。このようなマージンを持った仮想アドレスあるいは仮想データ長とすることによって若干のメモリ利用効率が悪くなるが、コマンドバイトCBあるいはデータ長を常にメモリ7の幅以内で記述することができ、メモリ7からの読み出し処理の高速化を促進することができる利点を有する。

【0049】

また、上述したアドレスあるいはデータ長のシフト量は、通信装置1に予め設

定されるが、アドレスとデータ長とのシフト量をそれぞれ異なるように設定してもよいし、同じシフト量と設定してもよい。

【0050】

次に、図5に示すフローチャートを参照してコマンド獲得部8の処理手順について説明する。

図5において、まずコマンド獲得部8はコマンド獲得時期であるか否かを判断する（ステップS1）。コマンド獲得時期であるか否かを判断するのは、メモリ7を制御装置2側と通信プロトコルエンジン5側が共用するからである。すなわち、制御装置2側が制御情報の書き込みを行う時期とコマンド獲得部8側が制御情報の読み込みを行う時期（コマンド獲得時期）とを分離する必要があるからである。同様にステータス情報の書き込みと読み込みとを分離する必要があるが制御情報と同様にすることができる。コマンド獲得時期の切替設定は、周知の割込制御あるいは時分割制御を用いることによって達成することができる。割込制御を適用する場合には、書き込みあるいは読み込みがそれぞれ終了した時点で割込を発生して切り替えるようにすることができる。一方、時分割制御の場合、制御装置2側とコマンド獲得部8との間で同期をとる必要がある。この時分割制御を行う場合、制御装置2側は毎回、制御情報をメモリ7に書き込まなければならないが、制御情報をもたない場合、機能のないコマンドとして周知のヌル（null）コマンドを用いることが必要である。このヌルコマンドを用いることによって制御情報をコマンドタイプ0と同様に規定することができる。

【0051】

いずれにしても、ステップS1でコマンド獲得時期である場合、コマンド獲得部8は、コマンド空間E1からコマンドバイトCBとデータバイトDBとを読み出し（ステップS2）、コマンドタイプが「0」か「1」かを判断する（ステップS3）。コマンドタイプが「0」の場合、コマンドデータがデータバイトDBに記述されているので、このコマンドデータをコマンド番号とともにバンクエンドバス12に放送する（ステップS4）。

【0052】

その後、次の制御情報があるか否かをコマンドバイトCBのビット（ $8 \times B -$

1) の値を参照して判断する(ステップS5)。ビット(8×B-1)が「1」で次のバイトに制御情報が存在する場合、ステップS3に移行して上述した処理を繰り返し(ステップS6)、ビット(8×B-1)が「0」で次のバイトに制御情報が存在しない場合、ステップS1に移行して上述した処理を繰り返す。

【0053】

一方、ステップS3でコマンドタイプが「1」と判断された場合、データバイトDBの値を予め設定されたアドレスシフト量分ビットシフトし(ステップS7)、このシフトされた実アドレスに移行する(ステップS8)。さらに、この実アドレス値のバイトに記載されたデータ長を予め設定されたデータ長シフト量分ビットシフトし(ステップS9)、この実データ長分のコマンドデータを読み出し(ステップS10)ながら、この読み出したコマンドデータをコマンド番号とともにバックエンドバス12に放送し(ステップS11)、ステップS5に移行して上述した処理を繰り返す。

【0054】

このようにして、コマンド獲得部8は、制御装置2側が任意の順序でメモリ空間に格納された制御情報を制御装置2側とは無関係に自動的に読み出し、各通信プロトコルモジュール10-1～10-mに対応した各検出部9-1～9-mに放送する。この放送された制御情報は、上述したように、各検出部9-1～9-mが自検出部に対応する自通信プロトコルモジュールに関連すると検出された場合のみ、この自通信プロトコルモジュールに送出され、処理が実行されることになる。

【0055】

次に、図9に示す通信装置を含む通信システムに本発明を適用した具体例について説明する。ここで、ユーザ制御装置102は制御装置2に、通信装置101は通信装置1に、通信ネットワーク103、オーディオ処理装置104、データ処理装置105、ビデオ処理装置106は通信端末3-1～3-nに対応する。さらに、ユーザインターフェース部102aは制御装置インターフェース部4に、通信プロトコルエンジン107は通信プロトコルエンジン5に、光通信インターフェース部103a、オーディオインターフェース部104a、データインタ

ーフェース部 105a, ビデオインターフェース部 106a は通信ネットワーク
インターフェース部 6-1~6-n に対応する。従って、ユーザインターフェー
ス 102a にはメモリ 7, コマンド獲得部 8, バックエンドバス 12, および検
出部 9-1~9-m を有し、通信プロトコルエンジン 107 には通信プロトコル
管理部 11 および通信プロトコルモジュール 10-1~10-m を有する。その
他の構成部分については図 9 と同じ符号を用いて説明する。

【0056】

図 9 の通信システム 100 に本発明の通信システム ST を適用した場合、図 1
に示す通信装置 1 の中の制御情報処理ブロックの実現は図 6 に示すようになる。
すなわち、図 6 は本発明を適用して図 10 の機能と同様な機能を達成するもので
あり、メモリ 7 の内部配置は固定的配置とならず、コマンド空間 E1 とデータ空
間 E2 とに区分されるのみである。図 6 において、4 つの通信プロトコルモジュー
ル 10-1~10-4 は、図 10 の通信プロトコルモジュール 107a~10
7d と同じ機能を実現するモジュールであり、それぞれ光通信インターフェース
103a の起動/停止処理、各インターフェース部 104a~106a の起動/
停止処理、各インターフェース部 104a~106a のループバック処理、利用
帯域幅の制御処理を行う。また、検出部 9-1~9-4 を有し、それぞれ通信プ
ロトコルモジュール 10-1~10-4 に対応して設けられている。コマンド獲
得部 8 は、メモリ 7 から取得した制御情報をバックエンドバス 12 を介して各検
出部 9-1~9-4 に放送する。バックエンドバス 12 では、制御情報である旨
を示す制御信号とコマンドバイト CB の内容とデータバイト DB (必要な場合は
データ長を含む) とが放送される。各検出部 9-1~9-4 は、各検出部に対応
する各通信プロトコルモジュール 10-1~10-4 に対するコマンドである場
合には、各通信プロトコルモジュール 10-1~10-4 の処理に必要な情報を
各通信プロトコルモジュール 10-1~10-4 にそれぞれ送出し、実行させる
。

【0057】

ここで、関連するコマンドバイト CB の構成について説明する。制御情報には
、上述したヌルコマンドと通信プロトコルモジュール 10-1~10-4 に対応

する4つのコマンドとがある。なお、本説明では、メモリ7の幅Bは1バイトとして仮定する。

【0058】

ヌルコマンドは、コマンドタイプ「00」、コマンド番号「00000」であり、光通信インターフェース103aの起動/停止コマンドは、コマンドタイプ「00」、コマンド番号「00001」であり、各インターフェース部104a～106aの起動/停止コマンドは、コマンドタイプ「00」、コマンド番号「00010」であり、各インターフェース部104a～106aのループバックコマンドは、コマンドタイプ「00」、コマンド番号「00011」であり、利用帯域幅制御コマンドは、コマンドタイプ「01」、コマンド番号「00100」である。これらのコマンド番号はユーザ制御装置102側に対して共通に用いられる。

【0059】

ヌルコマンドに対するデータバイトDBの構成は全ビットが任意に設定される。光通信インターフェース103aの起動/停止コマンドに対するデータバイトDBは、ビット0が「1」の時、起動を指示し、ビット0が「0」の時は停止を指示する。その他のビットはすべて任意に設定される。

【0060】

各インターフェース部104a～106aの起動/停止コマンドに対するデータバイトDBは、ビット7が「1」の時、ビデオインターフェース部106aを制御対象に含め、ビット6が「1」の時、データインターフェース部105aを制御対象に含め、ビット5が「1」の時、オーディオインターフェース部104aを制御対象に含め、これらの制御対象に対して、ビット0が「1」の時、起動を指示する。その他のビットはすべて任意に設定される。

【0061】

各インターフェース部104a～106aのループバックコマンドに対するデータバイトDBは、ビット7が「1」の時、ビデオインターフェース部106aを制御対象に含め、ビット6が「1」の時、データインターフェース部105aを制御対象に含め、ビット5が「1」の時、オーディオインターフェース部10

4 a を制御対象に含め、これらの制御対象に対して、ビット 0 が「1」の時、ループバックの処理を指示する。

【0062】

利用帯域幅制御コマンドに対するデータバイト DB は、コマンドデータが格納されるアドレスが指示され、この指示されたデータ空間には、4 バイトのコマンドデータが格納される。1 バイト目には、3 バイトのデータ長を示す「00000011」が設定され、2 バイト目には、オーディオ利用帯域幅のデータ、3 バイト目には、データ利用帯域幅のデータ、4 バイト目には、ビデオ利用帯域幅のデータが格納される。各バイトには、利用帯域幅の%の数字が上位 4 ビットと下位 4 ビットとを用いて表され、各バイトの利用帯域幅の合計は 100%となるように設定される。例えば、オーディオ利用帯域幅が 25%である場合、「00100101」となる。

【0063】

さらに具体的な制御情報に対するコマンド空間とデータ空間とについて説明すると、図 7 (a) は、ビデオインターフェース部 106 a を停止し、オーディオインターフェース部 104 a とデータインターフェース部 105 a のループバック処理を指示する場合の、コマンド空間の内容を示している。

【0064】

図 7 (a) において、ユーザ制御装置 102 のアドレス空間 BASE + 0, BASE + 1 に対応してコマンド空間 E 1 のコマンドバイト CB 0 には「10000010」が、データバイト DB 0 には「10000000」が書き込まれる。コマンドバイト CB 0 のビット 7 は、「1」であり、次のバイトに制御情報があることを示している。コマンドバイト CB 0 のコマンド番号は「00010」であり、各インターフェース部 104 a ~ 106 a の起動/停止コマンドであることを示している。データバイト DB 0 のビット 7 が「1」であることから、ビデオインターフェース部 106 a の起動/停止コマンドであることが示され、ビット 0 が「0」であることから、ビデオインターフェース部 106 a を停止することを指示していることがわかる。

【0065】

さらに、アドレス空間BASE+2, BASE+3に対応してコマンド空間E1のコマンドバイトCB1には「00000011」が、データバイトDB1には「01100001」が書き込まれる。コマンドバイトCB1のビット7は「0」であるので、次のバイトに制御情報が存在せず、最後の制御情報であることがわかる。また、コマンド番号が「00011」であるので、各インターフェース部104a~106aのループバック処理コマンドであることを示している。データバイトDB1のビット6, 5がそれぞれ「1」であるので、データインターフェース部105aおよびオーディオインターフェース部104aに対する指示であることがわかり、ビット0が「1」であるので、データインターフェース部105aおよびオーディオインターフェース部104aのループバック指示であることがわかる。

【0066】

同様に、図7(b)では、アドレス空間において、光通信インターフェース部103aに対する起動/停止コマンドを用いて停止を指示し、さらに、利用帯域幅制御コマンドを用いて各利用帯域幅の設定指示を行っている。各利用帯域幅は、データ空間E2内の3バイトによって指示され、オーディオの帯域幅を15%に、データの帯域幅を50%に、ビデオの帯域幅を35%に設定指示している。なお、データバイトDB1にはアドレス空間E2の相対アドレス値が予め1ビット右シフトされて格納されており、このアドレス値は、読み出し時に1ビット左シフトされたアドレス値に変換される。なお、シフトされて隠れていたビット値はすべて「0」に設定される。

【0067】

ここで、図8を参照して、図11に示すような設計変更を行った場合の構成について説明する。すなわち、音声コード化アルゴリズムの選択処理を行う通信プロトコルモジュール10-5およびデータ圧縮処理を行う通信プロトコルモジュール10-6を追加した場合について説明する。各通信プロトコルモジュール10-5, 10-6は、通信プロトコルモジュール10-1~10-4と同様に検出部9-5, 9-6を有する。また、各検出部9-5, 9-6は、バックエンド

バス 12 に共通接続される。従って、各検出部 9-1~9-6 は、コマンド獲得部 8 から放送される制御情報を受信し、自検出部に対応する自通信プロトコルモジュールに対する制御情報である場合には、自通信プロトコルモジュールの処理に必要な情報が自通信プロトコルモジュールに送出され、実行される。

【0068】

この場合、ユーザ制御装置 102 は、音声コード化アルゴリズムの選択処理コマンドあるいはデータ圧縮処理に関する共通のコマンドバイト形式およびデータバイト形式を用いて通信装置 101 に送信するのみでよく、特にユーザ制御装置 102 のアドレス空間とメモリのメモリ空間との対応関係をとる必要もない。コマンド獲得部 8 は、メモリ空間の内容を順次読み取ってバックエンドバス 12 に放送するのみでよいので、特にコマンド獲得部 8 を設計変更する必要がない。さらに、各通信プロトコルモジュール 10-1~10-6 はアドレス空間の配置とは無関係に処理を行うため、各通信プロトコルモジュール 10-1~10-6 に対する修正を行う必要もない。従って、単に通信プロトコルモジュール 10-5, 10-6 および対応する検出部 9-5, 9-6 を追加するのみで通信制御処理の機能アップを図ることができ、汎用性のある通信装置をもつ通信システムを実現することができる。

【0069】

なお、コマンド獲得部 8 が獲得した制御情報に対応する通信プロトコルモジュールが存在しない場合、いずれの検出部 9-1~9-6 は、自通信プロトコルモジュールに関するものでないと検出し、各通信プロトコルモジュール 10-1~10-6 にこの制御情報が送出されることがなく、この制御情報に対する処理が実行されることもない。この結果、誤った制御情報の指示によって誤動作が生じることなくなり、故障の発生を未然に防止することができる。

【0070】

また、本発明の実施の形態では、通信装置に対して制御を行うユーザ制御装置等の制御装置が入れ替わったときでも、同様な制御情報を通信装置に入力するのみで通信制御処理を適正に行うことができるという柔軟性を有する。この場合、上述したように対応する制御情報を処理する通信プロトコルモジュールが存在し

ない場合には当該通信プロトコル処理が実行されない。

【0071】

【発明の効果】

以上詳細に説明したように、第1から第7の発明では、制御情報のメモリへの格納位置が固定的でなく、制御情報獲得手段が該メモリ内の制御情報を読み込んで各検出手段に放送し、各検出手段が自検出手段に対応する自通信プロトコルモジュールによって処理すべき制御情報であると検出した場合にのみ、各通信プロトコルモジュールに必要な情報を各通信プロトコルモジュールにそれぞれ送出し、これによって各通信プロトコルモジュールが処理を実行するようにしているので、通信装置の設計変更は、通信プロトコルモジュールの追加、削除を行うのみで実現することができるという効果を有する。

【0072】

また、通信装置の設計変更を通信プロトコルモジュールの追加、削除のみで実現することができるので、設計変更にかかる時間と労力を格段に短縮、軽減することができるという効果も有する。

【0073】

さらに、制御装置側は制御情報のアドレスを、通信装置側のメモリ配置に対応させる必要もないので、設計変更時に制御装置側の設計変更は、追加、変更した通信プロトコルモジュールに対応するコマンドとデータを、制御装置から通信装置に送信可能なコマンドとデータのまとまりに、追加、変更するのみでよいという効果を有する。

【0074】

また、各通信プロトコルモジュールは、メモリ空間に関係なく通信プロトコル処理を行う設計がなされているので、通信プロトコルモジュールの追加、削除に伴うアドレス変更等の通信プロトコルモジュール自体の設計変更を必要としないという効果を有する。

【0075】

さらに、所定の情報単位で制御情報がメモリに格納されるため、制御情報等の読み出し処理を高速に行うことができる効果を有する。

【0076】

また、各通信プロトコルモジュールが検出手段を有して自通信プロトコルモジュールの処理に関する場合のみ処理を行うようにしているので、誤った制御情報が入力され、取得された場合であっても、誤動作が生じず、故障を未然に防止することができるという効果を有する。この特長のため、通信プロトコルに変更、追加が入った場合、通信プロトコルモジュールへの変更、追加のための開発、および制御装置側のコマンドとデータのまとまりへの変更、追加のための開発は、独立で行うことが可能になるという効果を有する。

【図面の簡単な説明】

【図1】本発明の一実施形態に係わる通信システムの概要構成を示すブロック図である。

【図2】制御装置2のアドレス空間と通信装置1のメモリ空間との関係を示す図である。

【図3】コマンド空間とデータ空間との関係を示す図である。

【図4】コマンド空間とデータ空間の詳細構成を示す図である。

【図5】コマンド獲得部8の処理手順を示すフローチャートである。

【図6】本発明の実施の形態を適用した具体的な通信装置内の制御情報処理のブロック図である。

【図7】コマンド空間およびデータ空間内の具体的なデータ内容を示す図である。

【図8】図6に示す通信装置に対して設計変更を行った場合の構成を示す図である。

【図9】通信装置を含む通信システムの具体例を示す図である。

【図10】従来の通信装置におけるレジスタと通信プロトコル実現ブロックとの関係を示す図である。

【図11】図10に示す従来の通信装置に対して設計変更を行った場合の構成を示す図である。

【符号の説明】

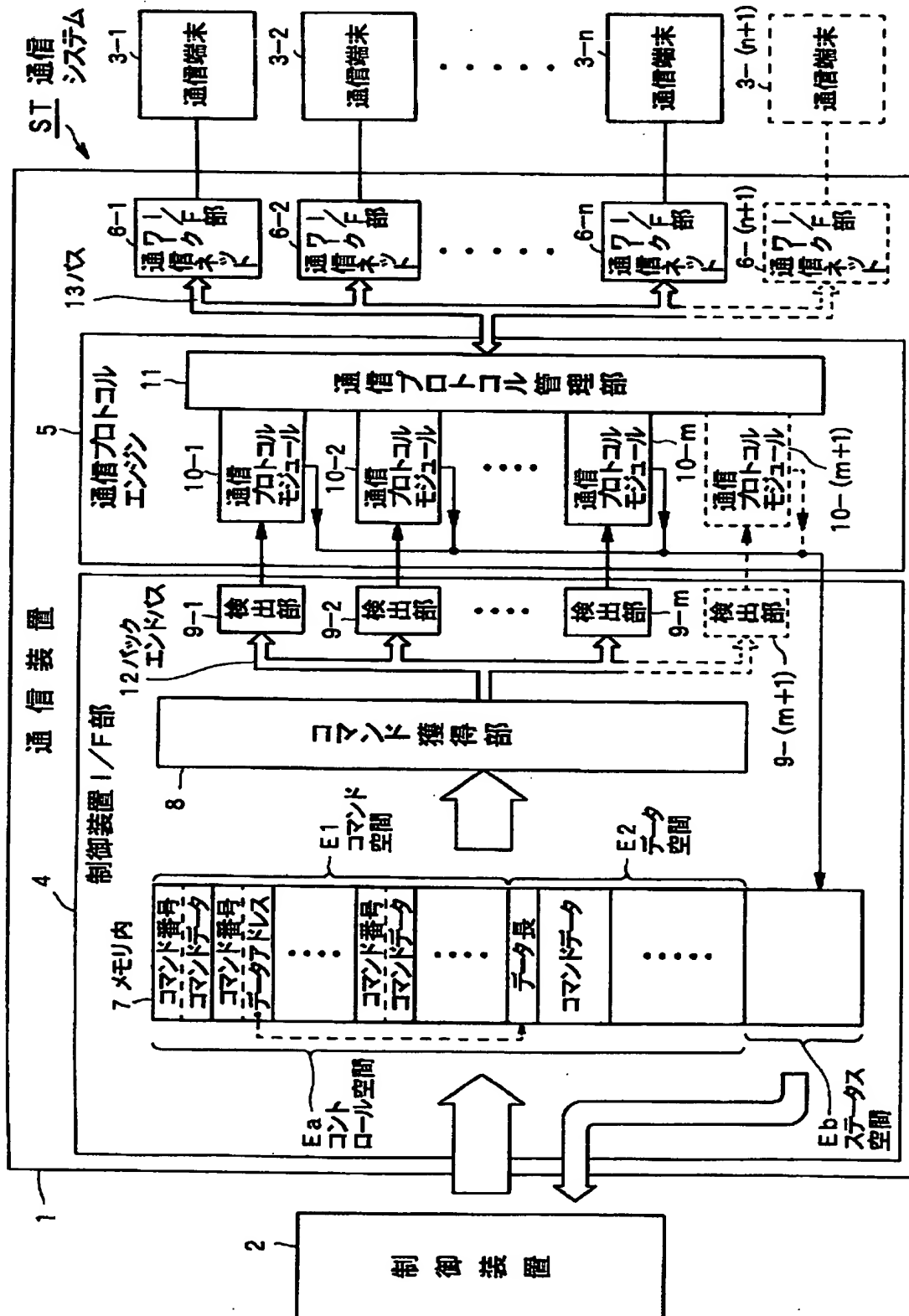
1…通信装置

- 2…制御装置
- 3-1~3-(n+1)…通信端末
- 4…制御装置インターフェース部
- 5…通信プロトコルエンジン
- 6-1~6-(n+1)…通信ネットワークインターフェース部
- 7…メモリ
- 8…コマンド獲得部
- 9-1~9-(m+1)…検出部
- 10-1~10-(m+1)…通信プロトコルモジュール
- 11…通信プロトコル管理部
- 12…バックエンドバス
- 13…バス
- E…メモリ空間
- Ea…コントロール空間
- Eb…ステータス空間
- E1…コマンド空間
- E2…データ空間
- CB…コマンドバイト
- DB…データバイト

【書類名】

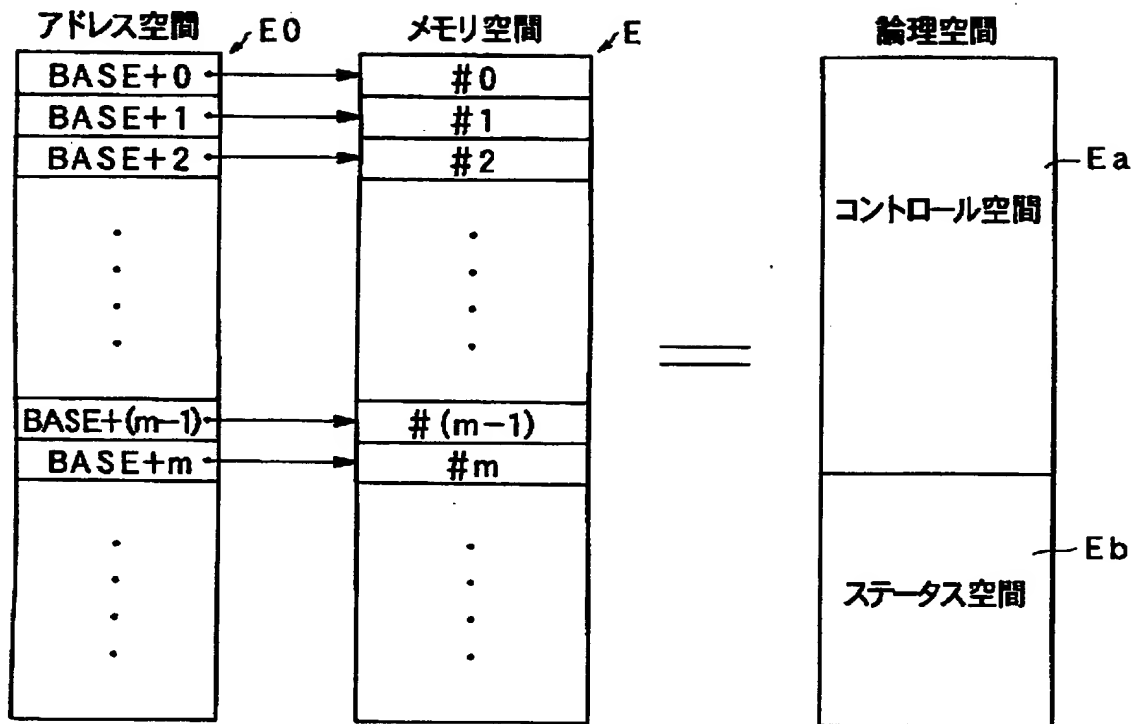
図面

【図 1】

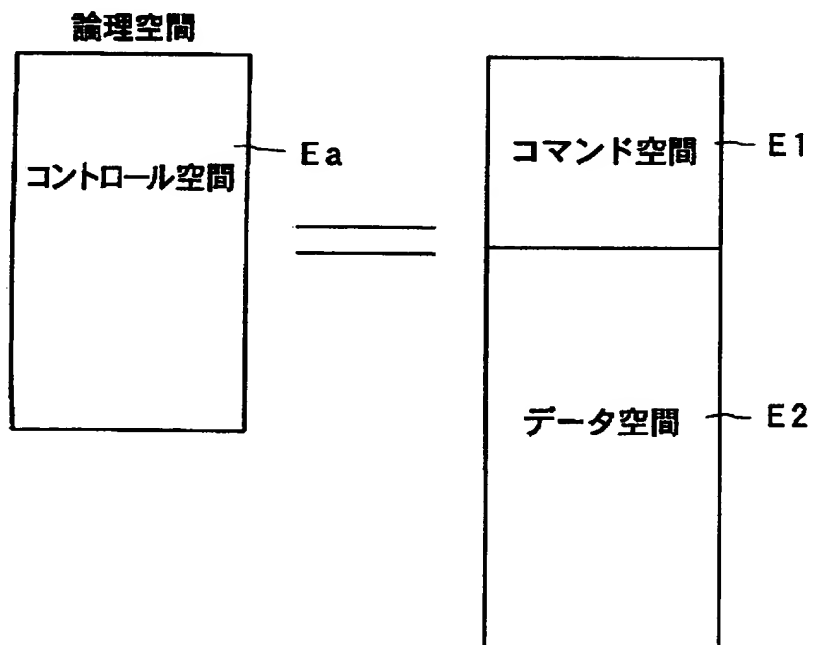


【図 2】

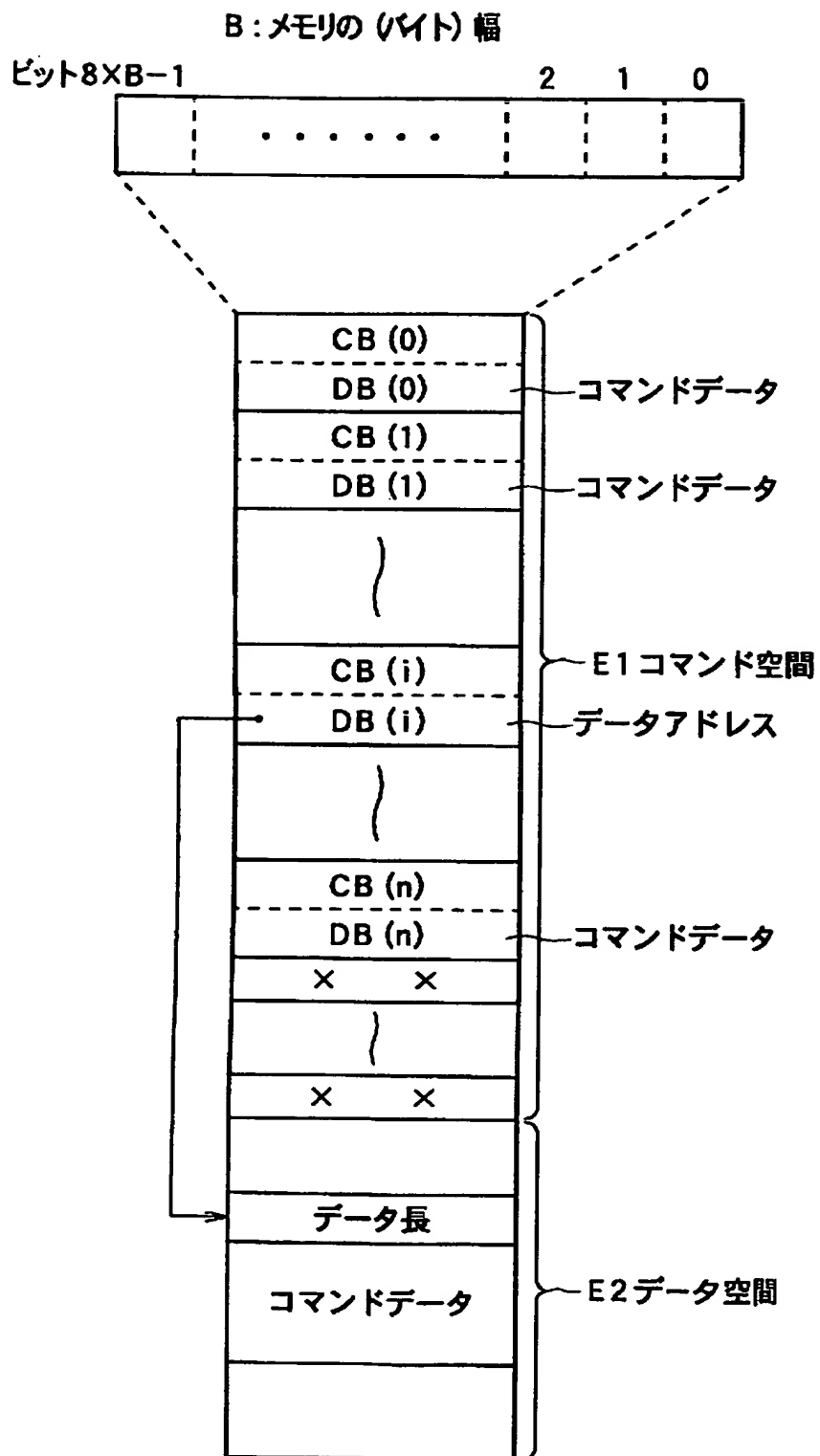
制御装置 2 の



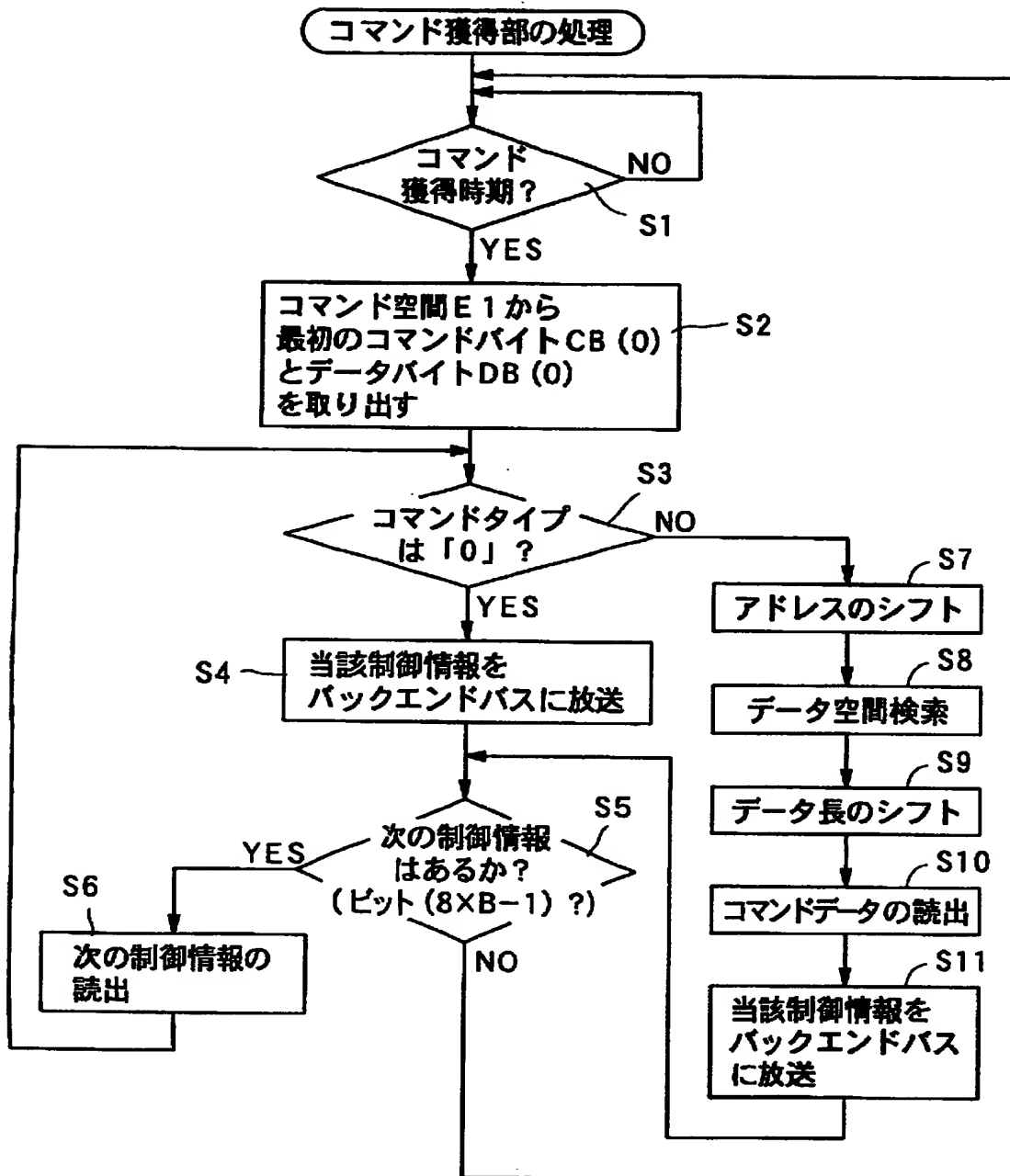
【図 3】



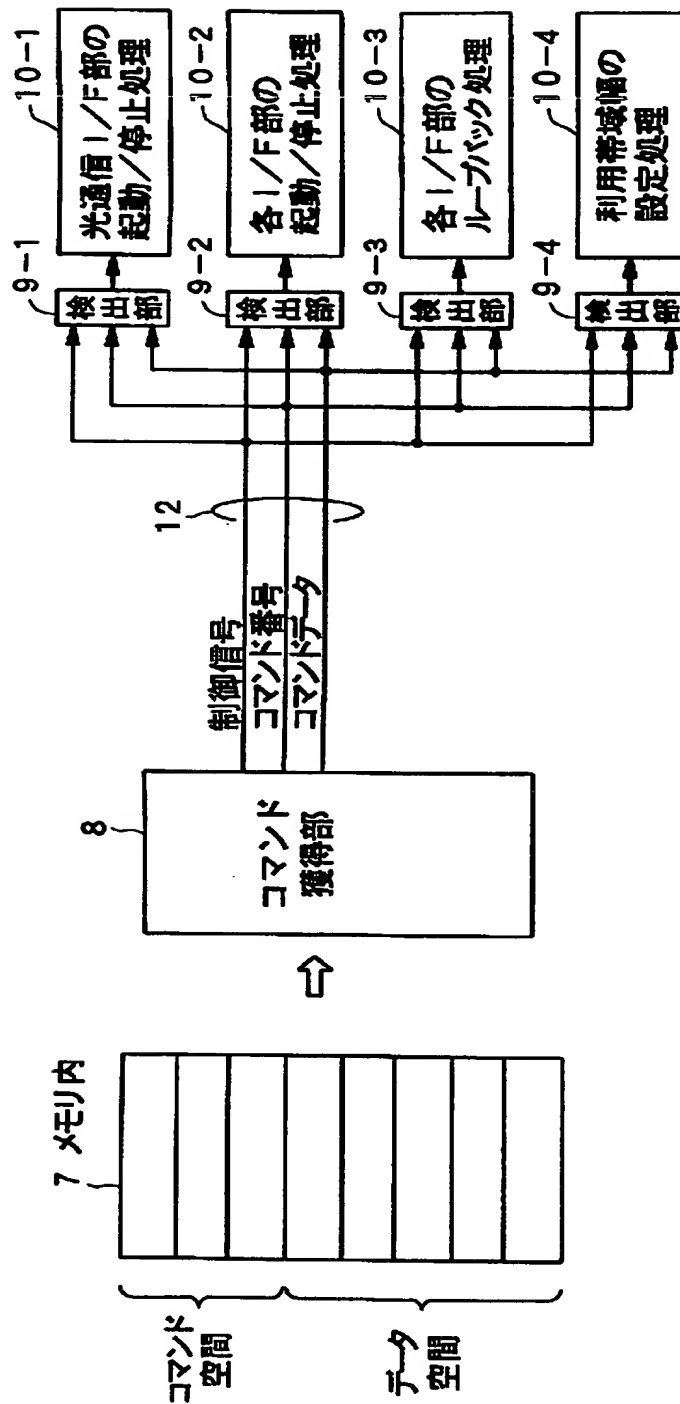
【図 4】



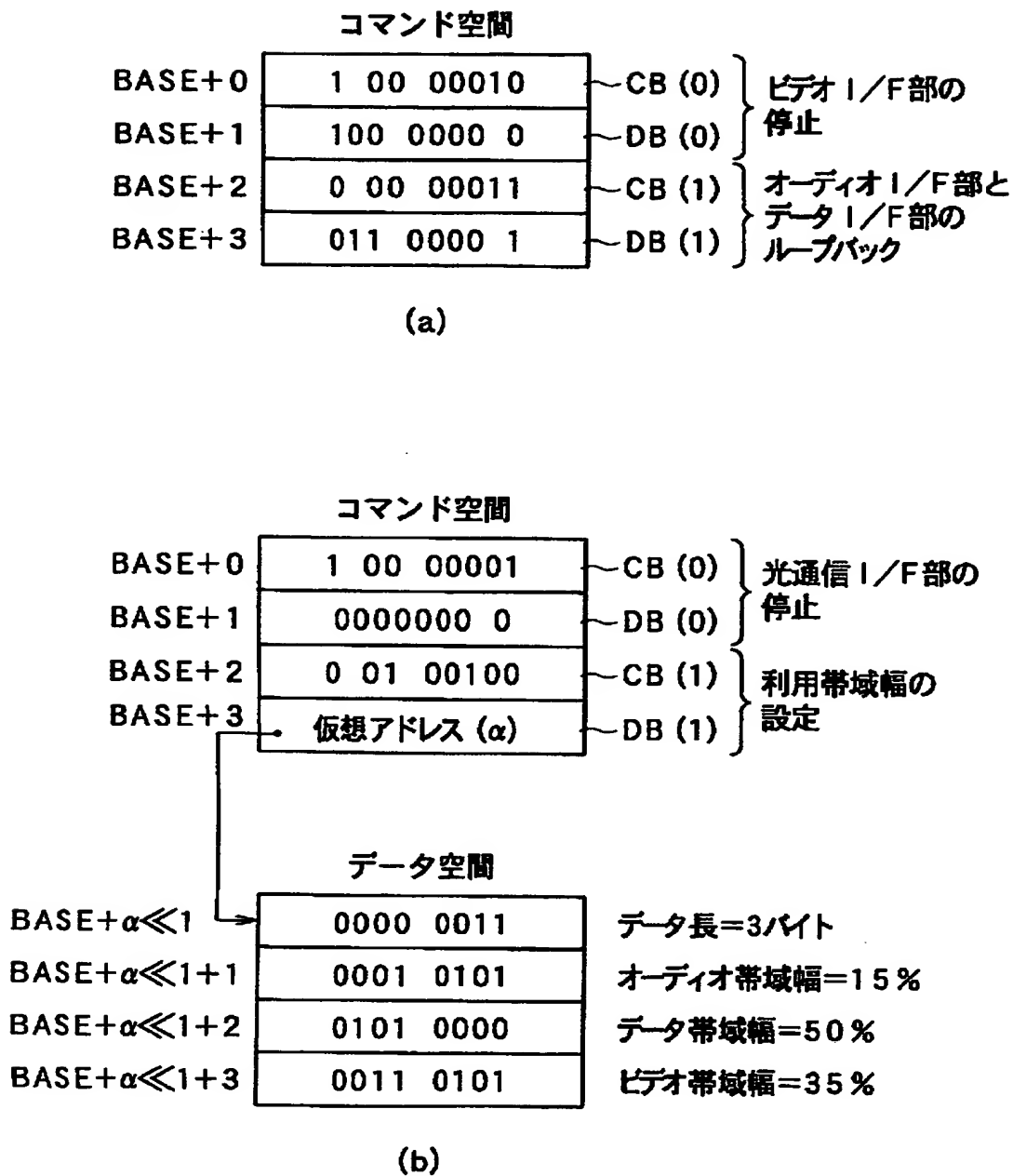
【図 5】



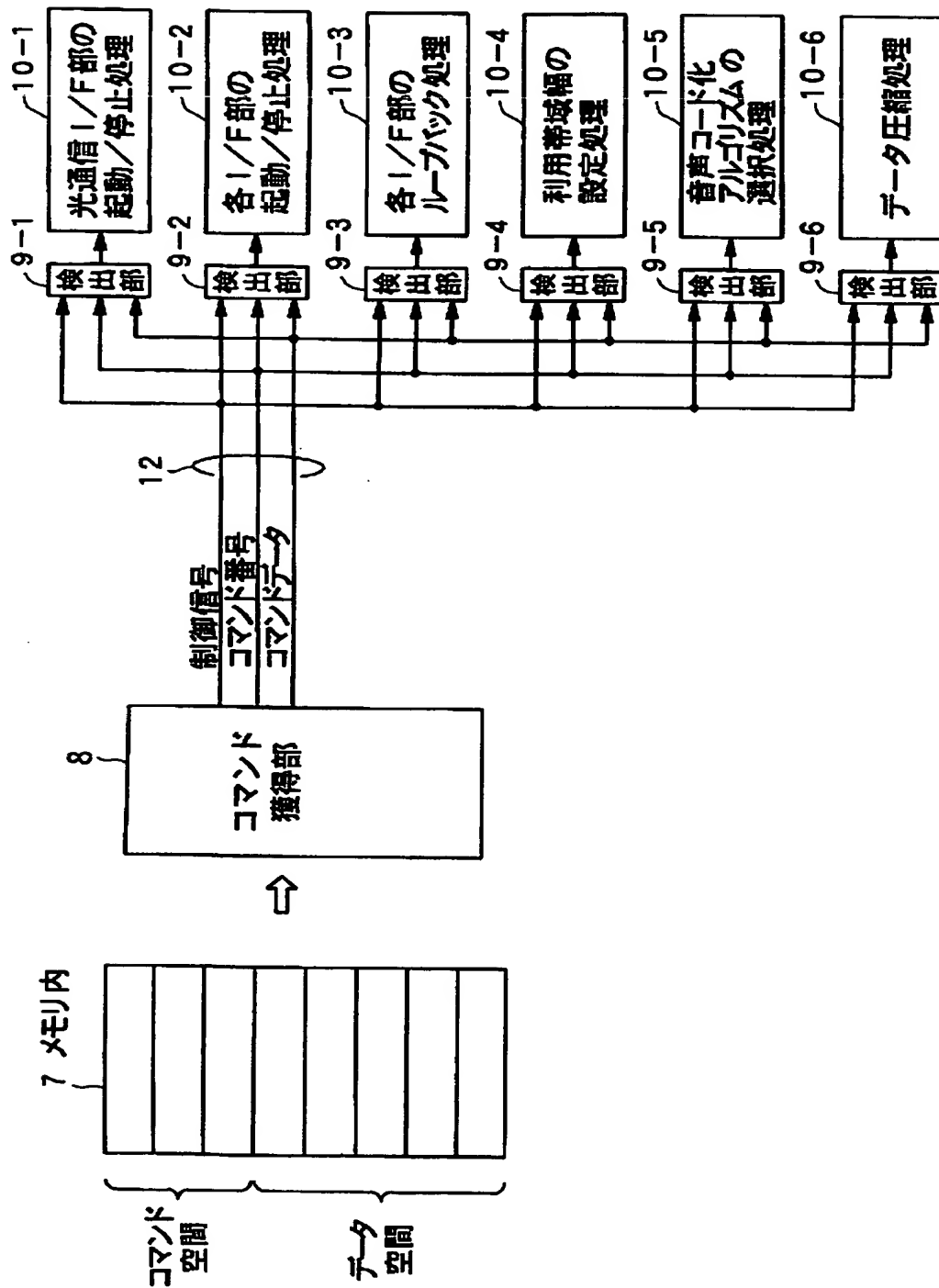
【図 6】

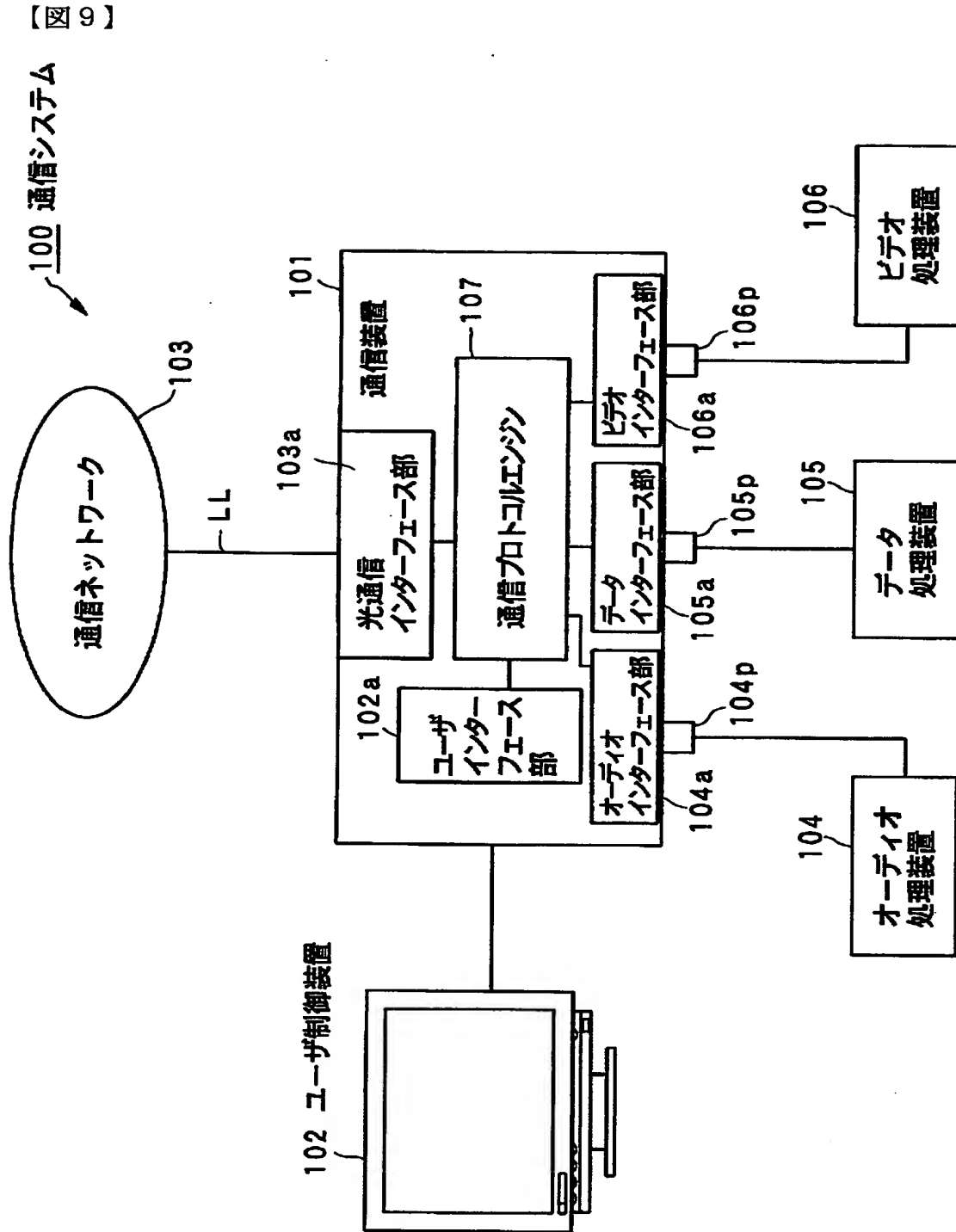


【図7】

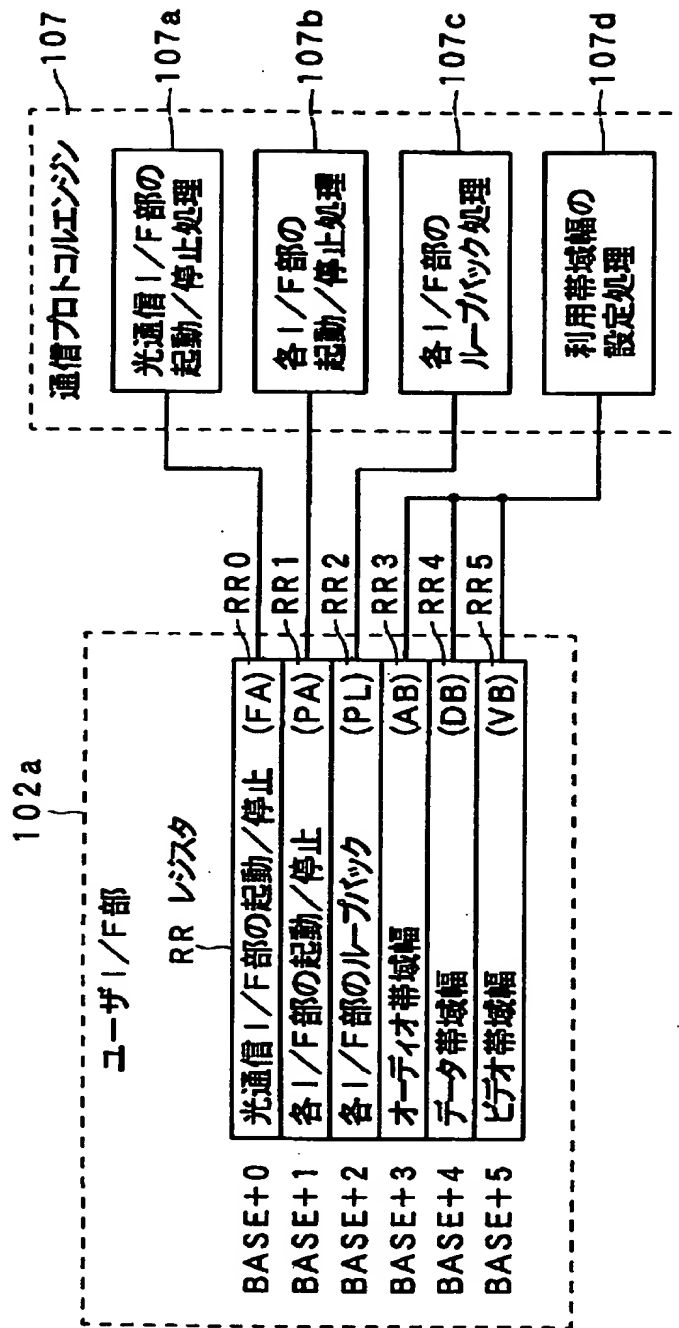


【図 8】

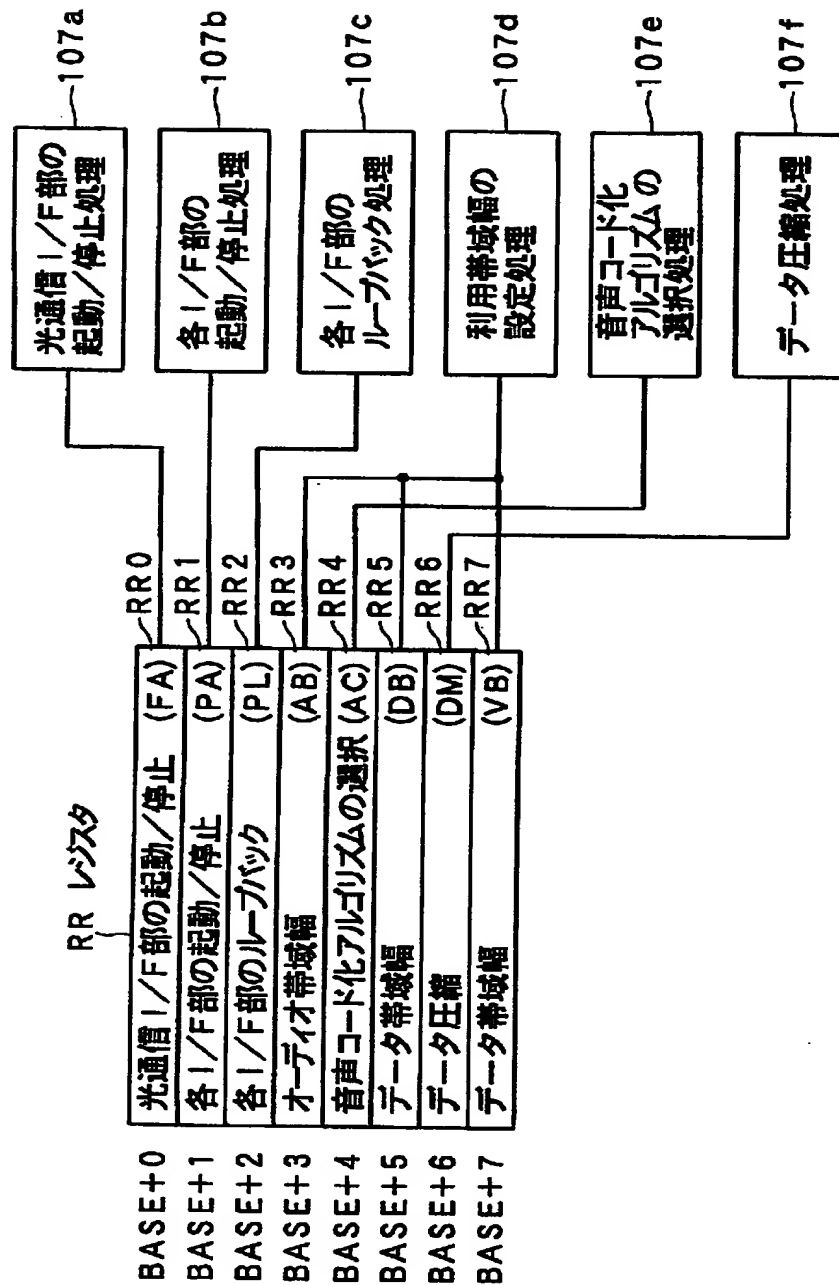




【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 通信プロトコルの変更の実現にかかる時間の短縮と労力の削減を達成でき、誤動作を確実になくすとともに柔軟性のある通信装置の設計とその装置のインターフェース装置を提供する。

【解決手段】 通信装置 1 は、制御装置 2 から該制御装置 2 のアドレス空間に対応した制御情報を受け付けてメモリ 7 に順次格納する。コマンド獲得部 8 は、メモリ 7 内に格納された制御情報を順次読み出し、バックエンドバス 1 2 を介して各検出部 9 - 1 ~ 9 - m に放送し、各検出部は各検出部に対応する各通信プロトコルモジュールに対する制御情報であるか否かを検出し、自通信プロトコルモジュールに対するものである場合に当該制御情報を自通信プロトコルモジュールに送出し、通信プロトコル処理を実行させ、通信プロトコル管理部 1 1 は、バス 1 3 を介し、通信ネットワークインターフェース部 6 - 1 ~ 6 - n とそれぞれに対応する通信端末 3 - 1 ~ 3 - n との間の接続媒体に流れるデータの管理と処理をする。

【選択図】 図 1

【書類名】

職権訂正データ

【訂正書類】

特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】

598164706

【住所又は居所】

東京都目黒区八雲2-11-19-202

【氏名又は名称】

エイマル シラジ

【代理人】

申請人

【識別番号】

100071054

【住所又は居所】

東京都中央区湊1丁目8番11号 千代ビル6階

木村内外国特許事務所

【氏名又は名称】

木村 高久

出 願 人 履 歴 情 報

識別番号 [598164706]

1. 変更年月日	1998年11月30日
[変更理由]	新規登録
住 所	東京都目黒区八雲2-11-19-202
氏 名	エイマル シラジ

Inis Page Blank (uspto)